

《数字电子技术基础》

# 实 验 指 导 书

张丹 主编

电工电子实验中心

2025.10

# 实验前必读

为保证实验教学的质量与水平，维护实验室仪器设备的完好，保证同学人身安全，希望同学认真阅读以下内容：

一、凡进入实验室进行实验的学生必须严格遵守实验室的各项规章制度；

二、每次实验前，必须认真阅读实验指导书和实验教材，听从指导教师的指导，在了解仪器设备的性能之后，严格按照规程进行操作；

三、严格遵守实验室纪律，爱护仪器设备和实验设施；

四、珍惜实验时间，重视实验技能训练；

五、实验结束后，做好仪器设备和实验器材的整理，经教师验收仪器设备和实验数据后方可离开实验室；

六、提倡严谨科学的实验作风，如实做好实验记录，认真完成实验报告，注意培养分析问题和解决问题的能力；

七、注意人身安全，爱护仪器设备，因不按规定程序操作而造成人身伤害或造成仪器设备损坏者按规定作出严肃处理或赔偿经济损失；

八、实验过程中应保持安静，遵守秩序，维护实验室的清洁整齐。

# 目 录

|     |                  |    |
|-----|------------------|----|
| 实验一 | 门电路逻辑功能及测试.....  | 1  |
| 实验二 | 组合逻辑电路.....      | 7  |
| 实验三 | 译码器和数据选择器.....   | 11 |
| 实验四 | 触发器.....         | 16 |
| 实验五 | 时序电路测试及研究.....   | 21 |
| 实验六 | 集成计数器及寄存器.....   | 25 |
| 实验七 | 555 时基电路的应用..... | 27 |
| 实验八 | 数字电子秒表.....      | 30 |
| 附 录 | 实验视频二维码.....     | 39 |

# 实验一 门电路逻辑功能及测试

## 一. 实验目的

1. 熟悉门电路逻辑功能。
2. 熟悉数字电路实验装置及示波器的使用方法。

## 二. 实验仪器及器件

1. 数字实验台；数字万用表；数字示波器
2. 器件：

|        |          |     |
|--------|----------|-----|
| 74LS00 | 二输入端四与非门 | 2 片 |
| 74LS20 | 四输入端双与非门 | 1 片 |
| 74LS86 | 二输入端四异或门 | 1 片 |

## 三. 预习要求

1. 复习门电路逻辑功能
2. 熟悉所用集成电路各引脚的用途
3. 了解双踪示波器使用方法

## 四. 实验内容

检查实验台电源是否正常，选择实验用集成电路。按自己设计好的电路接线，经指导教师检查后方可通电实验。注意，在改动接线时要先断开电源。

### 1. 与非门逻辑功能测试

(1) 选 74LS00 一只，按图 1-1 接线。输入端分别接电平开关，输出端接电平显示发光二极管。

(2) 将电平开关按表 1-1 置位，分别测出输出电压值，并将其逻辑状态结果填入表 1-1 中。

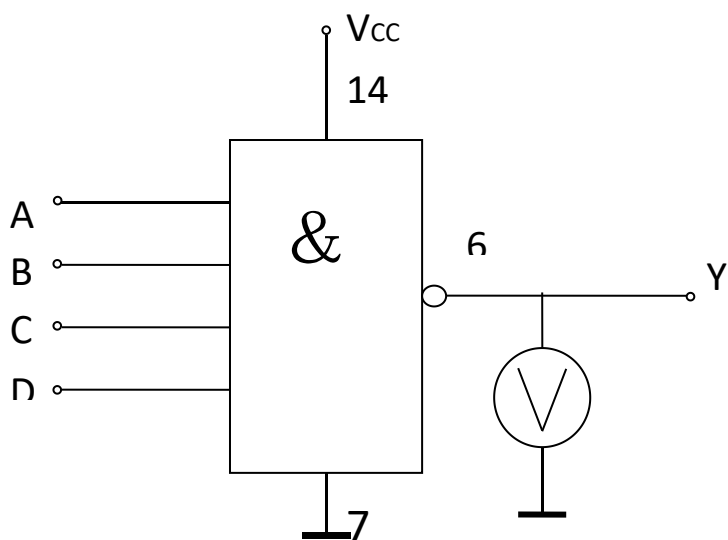


图 1-1

表 1-1

| 输入（管脚号） |   |   |   | 输出 |       |
|---------|---|---|---|----|-------|
| 1       | 2 | 4 | 5 | Y  | 电压（V） |
| H       | H | H | H |    |       |
| L       | H | H | H |    |       |
| L       | L | H | H |    |       |
| L       | L | L | H |    |       |
| L       | L | L | L |    |       |

## 2. 异或门逻辑功能测试

（1）选 74LS86 一只，按图 1-2 接线。输入端分别接电平开关，输出端 A, B, Y 接电平显示发光二极管。

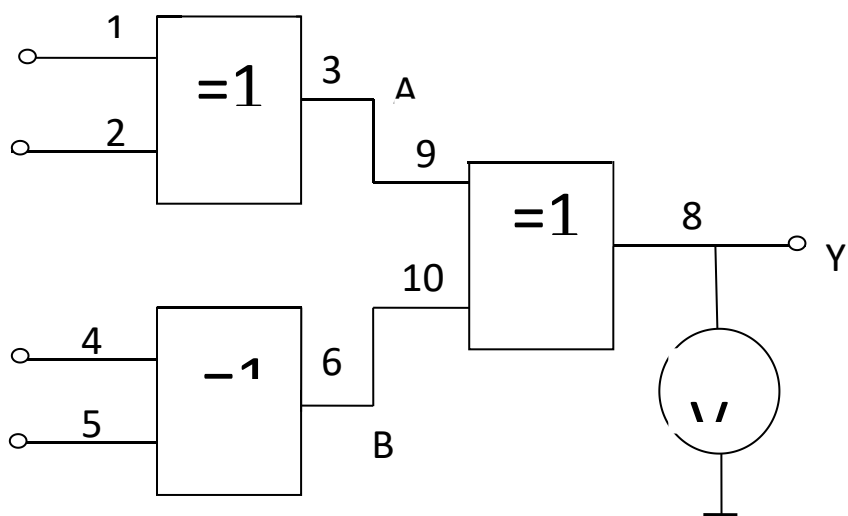


图 1-2

(2) 将电平开关按表 1-2 置位, 分别测出输出电压值, 并将其逻辑状态填入表 1-2 中。

表 1-2

| 输 入 (管脚号) |   |   |   | 输 出 |        |
|-----------|---|---|---|-----|--------|
| 1         | 2 | 4 | 5 | Y   | 电压 (V) |
| H         | H | H | H |     |        |
| L         | H | H | H |     |        |
| L         | L | H | H |     |        |
| L         | L | L | H |     |        |
| L         | L | L | L |     |        |

### 3. 逻辑电路的逻辑关系

(1) 用 74LS00, 按图 1-3 和 1-4 接线, 将输入和输出的逻辑关系分别填入表 1-3 和 1-4 中。

(2) 写出上面两个电路的逻辑表达式。

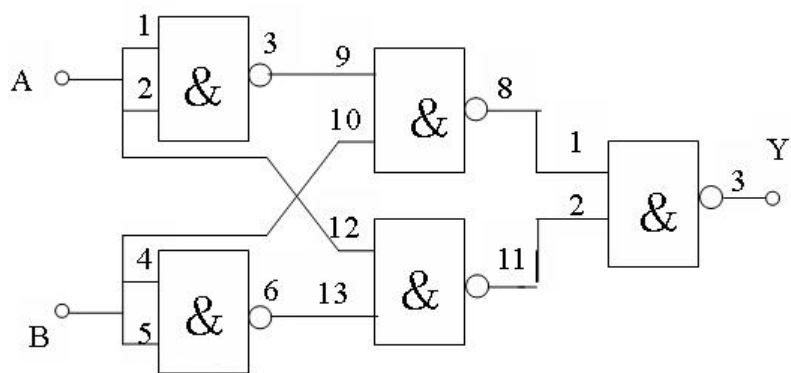


图 1-3

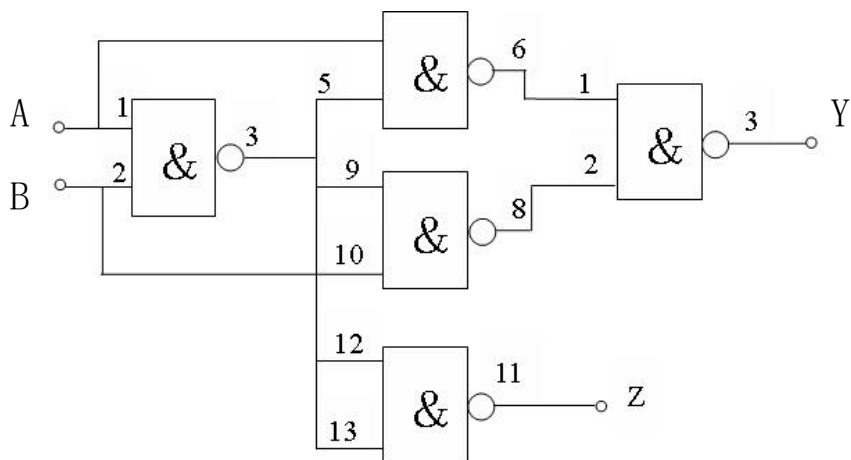


图 1-4

表 1-3

| 输入 |   | 输出 |
|----|---|----|
| A  | B | Y  |
| L  | L |    |
| L  | H |    |
| H  | L |    |
| H  | H |    |

表 1-4

| 输入 |   | 输出 |   |
|----|---|----|---|
| A  | B | Y  | Z |
| L  | L |    |   |
| L  | H |    |   |
| H  | L |    |   |
| H  | H |    |   |

#### 4. 用与非门实现其它门电路

(1) 用与非门组成或门

用 74LS00 组成或门

$F = \overline{\overline{A} + \overline{B}} = \overline{\overline{A}B}$  画出电路图，测试并填表 1-5。

表 1-5

| 输 入 |   | 输 出 |
|-----|---|-----|
| A   | B | F   |
| L   | L |     |
| L   | H |     |
| H   | L |     |
| H   | H |     |

(2) 用与非门组成异或门

用 74LS00 组成异或门，写出表达式

画出电路图，测试并填表 1-6。

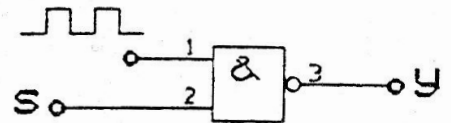


表 1-6

| 输入 |   | 输出 |
|----|---|----|
| A  | B | F  |
| L  | L |    |
| L  | H |    |
| H  | L |    |
| H  | H |    |

### 5. 利用与非门控制输出。

用一片 74LS00 按图 1.6 接线，  
S 接任一电平开关，用示波器观察  
S 对输出脉冲的控制作用。



## 五、实验报告

1. 按各步骤填写表格

2. 回答问题：

怎样判断门电路逻辑功能是否正常？

## 实验二 组合逻辑电路

### 一、实验目的

- (1) 学习及掌握组合逻辑电路的设计、调试方法；
- (2) 掌握半加器和全加器的逻辑功能；
- (3) 学会二进制数的运算规律。

### 二、实验设备与器件

- (1) 数字万用表；
- (2) 数字实验台；
- (3) 器件：

|        |          |     |
|--------|----------|-----|
| 74LS00 | 二输入端四与非门 | 3 片 |
| 74LS86 | 二输入端四异或门 | 1 片 |
| 74LS54 | 四组输入与或非门 | 1 片 |

### 三、预习要求

- (1) 预习组合逻辑电路的分析方法；
- (2) 推导由与非门和异或门构成半加器、全加器的逻辑表达式；
- (3) 预习二进制数的运算规律。

### 四、实验内容及实验步骤

- (1) 组合逻辑电路的功能测试

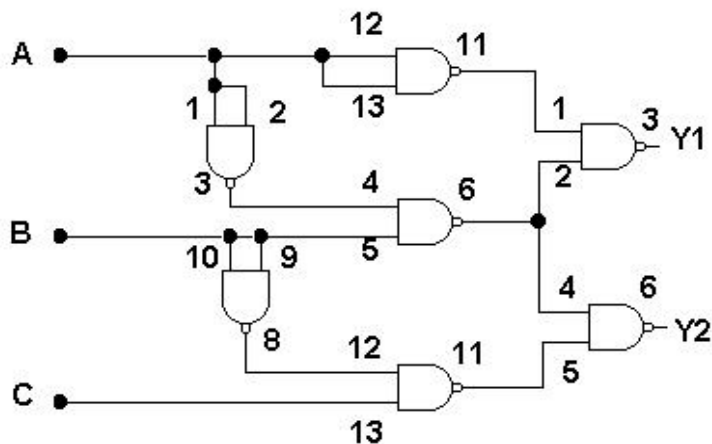


图 2-1 用 2 片 74LS00 组成的逻辑电路

1) 用 2 片 74LS00 组成如图 2-1 所示的逻辑电路，为便于接线和检查，在图中注明了芯片的型号及各引脚对应的编号。

2) 图中  $A$ 、 $B$ 、 $C$  接电平开关， $Y_1$ 、 $Y_2$  接发光二极管。

3) 按表 2-1 的要求填表，并写出  $Y_1$ 、 $Y_2$  的逻辑表达式。

4) 将运算结果和实验结果比较。

表 2-1

| 输 入 |   |   | 输 出   |       |
|-----|---|---|-------|-------|
| A   | B | C | $Y_1$ | $Y_2$ |
| 0   | 0 | 0 |       |       |
| 0   | 0 | 1 |       |       |
| 0   | 1 | 0 |       |       |
| 0   | 1 | 1 |       |       |
| 1   | 0 | 0 |       |       |
| 1   | 0 | 1 |       |       |
| 1   | 1 | 0 |       |       |
| 1   | 1 | 1 |       |       |

(2) 测试用异或门 74LS86 和与非门 74LS00 组成的半加器的逻辑功能

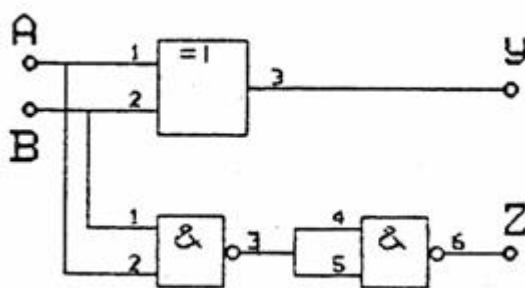


图 2-2 用一个集成异或门和两个与非门组成的半加器

由半加器的逻辑函数式可知，可以用一个异或门和一个与门组成半加器，因此用一个集成异或门和两个与非门组成的半加器如图 2-2 所示

1) 在数字实验台上连接电路。图中  $A$ 、 $B$  接电平开关， $Y$ 、 $Z$  接电平显示。

2) 按表 2-2 要求填表。

表 2-2

| 输入 |   | 输出 |   |
|----|---|----|---|
| A  | B | Y  | Z |
| 0  | 0 |    |   |
| 0  | 1 |    |   |
| 1  | 0 |    |   |
| 1  | 1 |    |   |

(3) 测试用异或门、与或非门和非门组成的全加器的逻辑功能

全加器可以用两个半加器和两个与门一个或门组成，在实验中，常用一块双异或门、一个与或非门和一个与非门实现。

1) 画出用异或门、与或非门和非门实现全加器的逻辑电路图，写出表达式。

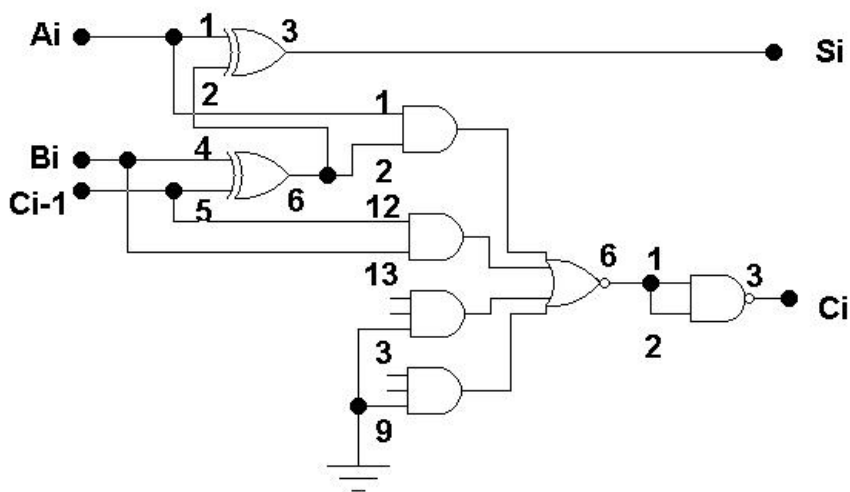


图 2-3

2) 连接电路，接线时注意与或非门中不用的与门输入端接地。

3) 当输入端  $A_i$ 、 $B_i$ 、 $C_{i-1}$  为表 2-3 的情况时，用万用表测量  $S_i$  和  $C_i$  的电位并将其转为相应的逻辑状态填如表。

表 2-3

| 输入    |       |           | 输出    |       |
|-------|-------|-----------|-------|-------|
| $A_i$ | $B_i$ | $C_{i-1}$ | $S_i$ | $C_i$ |
| 0     | 0     | 0         |       |       |
| 0     | 0     | 1         |       |       |
| 0     | 1     | 0         |       |       |
| 0     | 1     | 1         |       |       |
| 1     | 0     | 0         |       |       |
| 1     | 0     | 1         |       |       |
| 1     | 1     | 0         |       |       |
| 1     | 1     | 1         |       |       |

## 五、实验报告

- (1) 按各步骤填写表格：
- (2) 总结逻辑电路的分析方法？

# 实验三 译码器和数据选择器

## 一、实验目的

- (1) 掌握中规模集成译码器 74LS139 的逻辑功能和使用方法；
- (2) 掌握中规模集成数据选择器 74LS153 的逻辑功能和使用方法。

## 二、实验设备与器件

- (1) 数字示波器；
- (2) 数字万用表；
- (3) 数字实验台；
- (4) 器件：

|         |               |     |
|---------|---------------|-----|
| 74LS139 | 双 2—4 线译码器    | 1 片 |
| 74LS153 | 双 4 选 1 数据选择器 | 1 片 |
| 74LS00  | 二输入端四与非门      | 1 片 |

## 三、预习要求

- (1) 复习译码器的工作原理及集成译码器的使用方法；
- (2) 熟悉数据选择器的工作原理及集成数据选择器的使用方法；
- (3) 复习集成译码器和集成数据选择器设计组合逻辑电路的方法。

## 四、实验内容及实验步骤

- (1) 译码器功能测试

将 74LS139 译码器按图 3-1 接线，按表 3.1.10 输入电平分别置数，填输出状态。

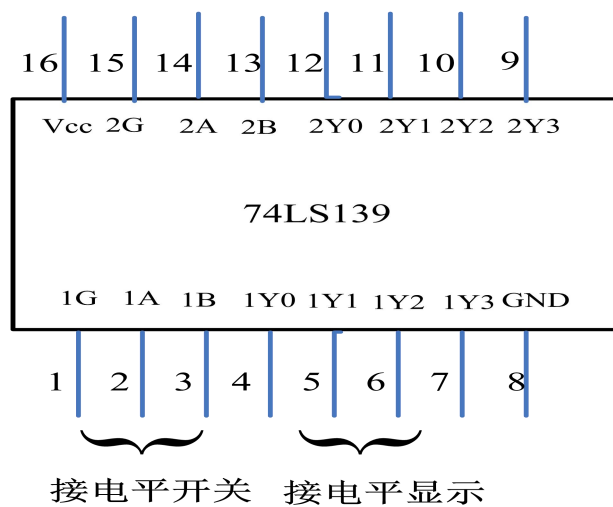


图 3-1 74LS139 译码器

表 3-1

| 输入 |    |   | 输出    |       |       |       |
|----|----|---|-------|-------|-------|-------|
| 使能 | 选择 |   |       |       |       |       |
| G  | B  | A | $Y_0$ | $Y_1$ | $Y_2$ | $Y_3$ |
| H  | X  | X |       |       |       |       |
| L  | L  | L |       |       |       |       |
| L  | L  | H |       |       |       |       |
| L  | H  | L |       |       |       |       |
| L  | H  | H |       |       |       |       |

## (2) 译码器的转换

将双 2—4 线译码器转换为 3—8 线译码器。

- 1) 画出转换器电路图；
- 2) 在实验台上接线并验证设计是否正确；
- 3) 填写该 3—8 线译码器功能表 3-2。

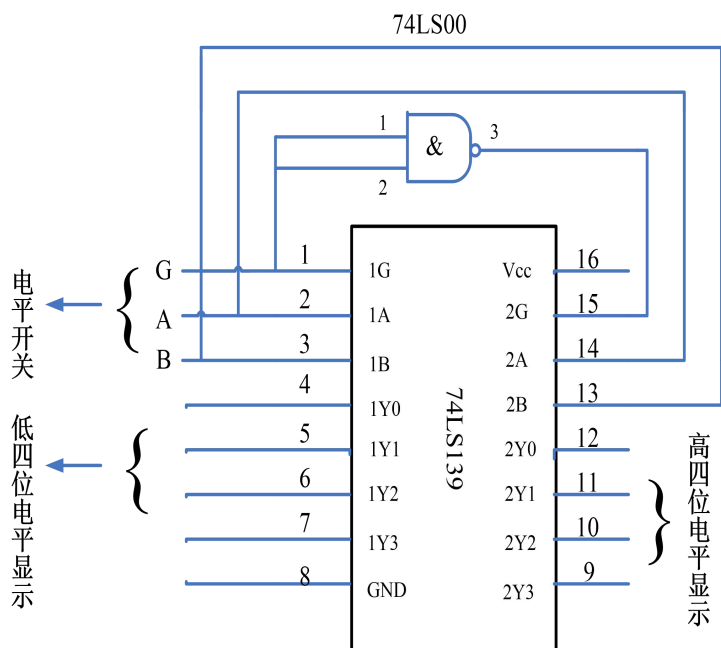


图 3-2 2-4 线转 3-8 线译码器示意图

表 3-2

| 输 入 |   |   | 输 出            |                |                |                |                |                |                |                |
|-----|---|---|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| G   | B | A | Y <sub>0</sub> | Y <sub>1</sub> | Y <sub>2</sub> | Y <sub>3</sub> | Y <sub>4</sub> | Y <sub>5</sub> | Y <sub>6</sub> | Y <sub>7</sub> |
| 0   | 0 | 0 |                |                |                |                |                |                |                |                |
| 0   | 0 | 1 |                |                |                |                |                |                |                |                |
| 0   | 1 | 0 |                |                |                |                |                |                |                |                |
| 0   | 1 | 1 |                |                |                |                |                |                |                |                |
| 1   | 0 | 0 |                |                |                |                |                |                |                |                |
| 1   | 0 | 1 |                |                |                |                |                |                |                |                |
| 1   | 1 | 0 |                |                |                |                |                |                |                |                |
| 1   | 1 | 1 |                |                |                |                |                |                |                |                |



(3) 数据选择器的测试及应用

1) 将双 4 选 1 数据选择器 74LS153 按图 3-3 接线，测试其功能并填写功能表 3-3。

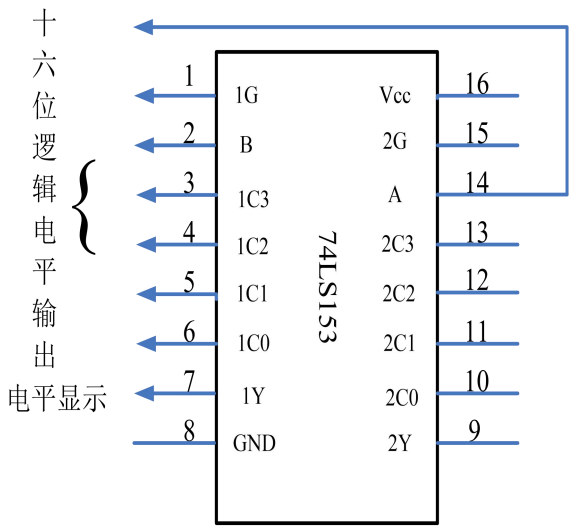


图 3-3 双 4 选 1 数据选择器 74LS153

表 3-3

| 选择端 |   | 数据输入端          |                |                |                | 输出控制 | 输出 |
|-----|---|----------------|----------------|----------------|----------------|------|----|
| B   | A | C <sub>0</sub> | C <sub>1</sub> | C <sub>2</sub> | C <sub>3</sub> | G    | Y  |
| X   | X | X              | X              | X              | X              | H    |    |
| L   | L | L              | X              | X              | X              | L    |    |
| L   | L | H              | X              | X              | X              | L    |    |
| L   | H | X              | L              | X              | X              | L    |    |
| L   | H | X              | H              | X              | X              | L    |    |
| H   | L | X              | X              | L              | X              | L    |    |
| H   | L | X              | X              | H              | X              | L    |    |
| H   | H | X              | X              | X              | L              | L    |    |
| H   | H | X              | X              | X              | H              | L    |    |

2) 用双 4 选 1 数据选择器 74LS153 实现函数  $Y=AB+AC$ ，画出其逻辑电路图，并通过实验测试，填写函数  $Y=AB+AC$  的真值表 3-4。

表 3-4

| A | B | C | Y |
|---|---|---|---|
| 0 | 0 | 0 |   |
| 0 | 0 | 1 |   |
| 0 | 1 | 0 |   |
| 0 | 1 | 1 |   |
| 1 | 0 | 0 |   |
| 1 | 0 | 1 |   |
| 1 | 1 | 0 |   |
| 1 | 1 | 1 |   |

## 5. 实验报告

(1) 完成实验内容数据选择器的扩展设计电路图，填写表格 3-4；

(2) 总结译码器和数据选择的使用体会。

# 实验四 触发器

## 一、实验目的

- (1) 熟悉并掌握 RS、D、JK 触发器的构成，工作原理和功能测试方法；
- (2) 能正确使用集成触发器；
- (3) 了解触发器相互转换的方法。

## 二、实验设备与器件

- (1) 数字示波器；
- (2) 数字万用表；
- (3) 数字实验台；
- (4) 器件： 74LS00      二输入端四与非门      1 片  
74LS74      双 D 触发器      1 片  
74LS86      双 JK 触发器      1 片

## 三、预习要求

- (1) 复习 RS、D、JK 触发器的构成及工作原理；
- (2) 熟悉所用集成电路各引脚的用途；
- (3) 复习各种触发器相互转换的方法。

## 四、实验内容及实验步骤

- (1) RS 触发器功能测试

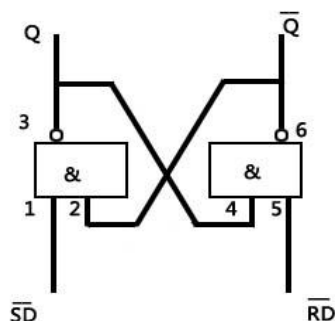


图 4-1 用两个与非门构成的基本 RS 触发器

用两个与非门构成的基本 RS 触发器如图 4-1 所示

试按表 4-1 的顺序在  $\overline{S_d}$  和  $\overline{R_d}$  端加信号, 观察并记录  $Q$  与  $\overline{Q}$  端的状态, 将结果填入表 4-1 中, 并说明此电路执行的是什么功能?

表 4-1

| 输入               |                  | 输出  |                |      |
|------------------|------------------|-----|----------------|------|
| $\overline{S_d}$ | $\overline{R_d}$ | $Q$ | $\overline{Q}$ | 逻辑功能 |
| L                | L                |     |                |      |
| L                | H                |     |                |      |
| H                | L                |     |                |      |
| H                | H                |     |                |      |

记录并观察  $Q$  及  $\overline{Q}$  端的状态, 从中你能否总结出基本 RS 触发器的  $Q$  及  $\overline{Q}$  端的状态的改变和输入端  $\overline{S_d}$ 、 $\overline{R_d}$  的关系。

(2) 维持阻塞 D 触发器功能测试

双 D 型正边沿维持阻塞触发器 74LS74 的逻辑符号如图 4-2 所示, 图中  $\overline{S_d}$  为异步置 1 端,  $\overline{R_d}$  为异步置 0 端,  $CP$  为时钟脉冲端。

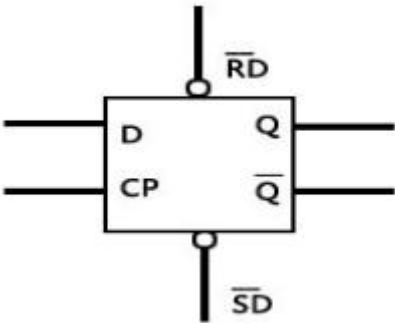


图 4-2 74LS74 的逻辑符号

1) 分别在  $\overline{S_d}$  端、 $\overline{R_d}$  端接低电平, 观察  $Q$  及  $\overline{Q}$  端的状态;

2) 令  $\overline{S_d} = \overline{R_d} = 1$ ,  $D$  端分别接高、低电平, 用点动脉冲作为  $CP$ , 观察并记录当  $CP$  为 0、 $\uparrow$ 、1、 $\downarrow$ , 观察  $Q$  端状态的变化。

3) 令  $\overline{S_d} = \overline{R_d} = 1$ ,  $CP=0$  (或  $CP=1$ ), 改变  $D$  端信号, 观察  $Q$  端的状态是否变化。

整理上述实验数据, 将结果填入表 4-2 中。

表 4-2

| $\overline{S_d}$ | $\overline{R_d}$ | CP         | D        | $Q^n$ | $Q^{n+1}$ |
|------------------|------------------|------------|----------|-------|-----------|
| 0                | 1                | $\times$   | $\times$ | 0     |           |
|                  |                  |            |          | 1     |           |
| 1                | 0                | $\times$   | $\times$ | 0     |           |
|                  |                  |            |          | 1     |           |
| 1                | 1                | $\uparrow$ | 0        | 0     |           |
|                  |                  |            |          | 1     |           |
| 1                | 1                | $\uparrow$ | 1        | 0     |           |
|                  |                  |            |          | 1     |           |

4) 令  $\overline{S_d} = \overline{R_d} = 1$ , 将  $D$  和  $\overline{Q}$  端相连,  $CP$  加连续脉冲, 用示波器观察并记录  $Q$  相对于  $CP$  的波形。

### (3) 负边沿 JK 触发器功能测试

双 JK 负边沿触发器 74LS112 的逻辑符号如图 4-3 所示, 图中  $\overline{S_d}$  为异步置 1 端,  $\overline{R_d}$  为异步置 0 端,  $CP$  为时钟脉冲端。

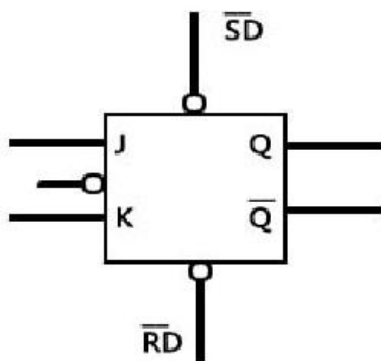


图 4-3 74LS112 的逻辑符号

1) 自拟实验步骤，测试其功能，并将结果填入表 4-3 中。

表 4-3

| $\overline{S_d}$ | $\overline{R_d}$ | CP | J | K | $Q^n$ | $Q^{n+1}$ |
|------------------|------------------|----|---|---|-------|-----------|
| 0                | 1                | ×  | × | × | ×     |           |
| 1                | 0                | ×  | × | × | ×     |           |
| 1                | 1                | ↓  | 0 | × | 0     |           |
| 1                | 1                | ↓  | 1 | × | 0     |           |
| 1                | 1                | ↓  | × | 0 | 1     |           |
| 1                | 1                | ↓  | × | 1 | 1     |           |

2) 令  $\overline{S_d} = \overline{R_d} = 1$ ，令  $J=K=1$ ，CP 加连续脉冲，用示波器观察并记录  $Q$

相对于  $CP$  的波形。此波形与 D 触发器的  $D$  和  $\overline{Q}$  端相连， $CP$  加连续脉冲，观察到的  $Q$  的波形有何异同点？

#### (4) 触发器逻辑功能转换

1) 分别将 D 触发器和 JK 触发器转换成 T' 触发器，列出表达式，画出实验电路图；

2)  $CP$  加连续脉冲，观察各触发器  $CP$  及  $Q$  的波形，比较两者的关系；

3) 自拟实验数据表并填之。

## 五、实验报告

- (1) 整理实验数据并填表；
- (2) 画出实验（4）的电路图及相应的表格；
- (3) 总结各触发器的特点。

# 实验五 时序电路测试及研究

## 一、实验目的

- (1) 学习及掌握时序逻辑电路的分析、设计、调试方法；
- (2) 掌握计数器、寄存器的概念及应用。

## 二、实验设备与器件

- (1) 数字万用表；
- (2) 数字实验台；
- (3) 双踪示波器；
- (4) 器件：

|         |          |     |
|---------|----------|-----|
| 74LS00  | 二输入端四与非门 | 1 片 |
| 74LS10  | 三输入端三与非门 | 1 片 |
| 74LS175 | 四 D 触发器  | 1 片 |
| 74LS73  | 双 JK 触发器 | 2 片 |

## 三、预习要求

- (1) 预习时序逻辑电路的分析方法；
- (2) 预习集成 D 触发器、JK 触发器的功能及管脚；
- (3) 预习计数器、寄存器的工作原理及应用电路。

## 四、实验内容及实验步骤

### (1) 异步二进制计数器

按图 5-1 接线。

- 1) 由 CP 端输入单脉冲，测试并记录  $Q_1 \sim Q_4$  端状态及波形并记录于表 5-1 中；



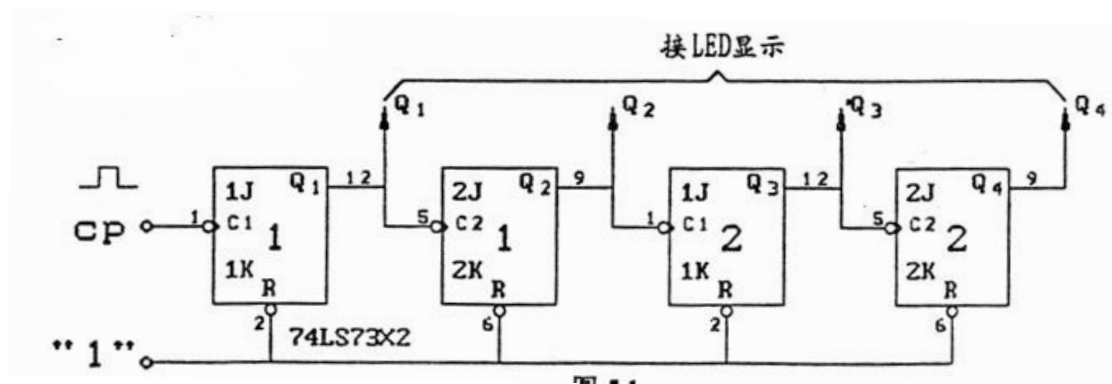


图 5-1 异步二进制计数器

表 5-1 二进制加法计数器

| CP 数 | $Q_1$ | $Q_2$ | $Q_3$ | $Q_4$ | CP 数 | $Q_1$ | $Q_2$ | $Q_3$ | $Q_4$ |
|------|-------|-------|-------|-------|------|-------|-------|-------|-------|
| 0    |       |       |       |       | 9    |       |       |       |       |
| 1    |       |       |       |       | 10   |       |       |       |       |
| 2    |       |       |       |       | 11   |       |       |       |       |
| 3    |       |       |       |       | 12   |       |       |       |       |
| 4    |       |       |       |       | 13   |       |       |       |       |
| 5    |       |       |       |       | 14   |       |       |       |       |
| 6    |       |       |       |       | 15   |       |       |       |       |
| 7    |       |       |       |       | 16   |       |       |       |       |
| 8    |       |       |       |       |      |       |       |       |       |

- 2) 由  $CP$  端输入连续脉冲，观察  $CP$ 、 $Q_1Q_2Q_3Q_4$  端波形；
- 3) 画出  $CP$ 、 $Q_1Q_2Q_3Q_4$  端波形；
- 4) 试将异步二进制加法计数器改为异步二进制减法计数器。

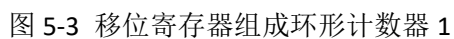
## (2) 异步二—十进制加法计数器

按图 5-2 接线， $Q_AQ_BQ_CQ_D$  4 个输出端分别接发光二极管， $CP$  端接连续

The diagram shows a 4-bit shift register with four J-K flip-flops labeled A, B, C, and D. Each flip-flop has inputs 1J, 1K, and R, and a clock input C1. The outputs are labeled  $Q_A$ ,  $Q_B$ ,  $Q_C$ , and  $Q_D$ . The circuit includes a feedback loop where  $Q_D$  is connected to the R input of flip-flop A. Additionally,  $Q_D$  is connected to a 2-to-1 multiplexer that selects between  $Q_C$  and a constant '1' to provide the R input for flip-flop D. The clock inputs C1 for all flip-flops are connected to a common clock line.

- 1) 在  $CP$  端输入连续脉冲, 观察  $CP$ 、 $Q_A Q_B Q_C Q_D$  端的波形;
- 2) 画出  $CP$ 、 $Q_A Q_B Q_C Q_D$  端的波形。

1) 按图 5-3 接线, 将  $ABCD$  置为 1000, 用单脉冲计数, 记录各触发器状态。将其中一个状态为“0”的触发器置为“1”(模拟干扰信号作用的结果), 再输入连续脉冲, 观察计数器能否工作, 分析原因。



2) 按图 5-4 接线, 重复上述实验, 对比实验结果, 总结关于自启动的体会。

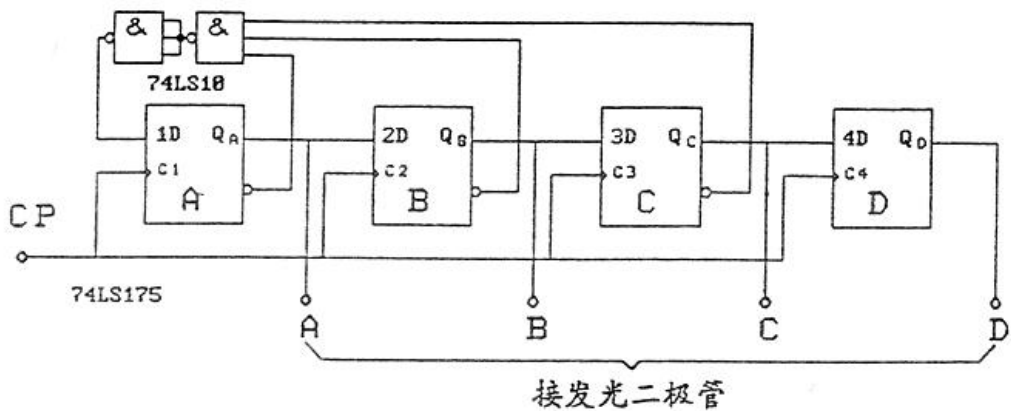


图 5-4 移位寄存器组成环形计数器 2

## 五、实验报告

- (1) 整理实验数据并填表;
- (2) 画出实验内容要求的波形;
- (3) 总结时序逻辑电路的特点。

# 实验六 计数译码显示电路的设计

## 一、实验目的

- (1) 掌握中规模集成计数器的功能及特点；
- (2) 学习用集成计数器构成任意进制计数器；
- (3) 进一步了解译码器性能及使用方法。

## 二、设计要求

(1) 试利用十进制计数器 74LS160 构成 12 进制计数器，并驱动译码显示电路显示计数过程。

- 1) 利用异步清零端设计，画出连接线路图；
- 2) 利用同步置数端设计，画出连接线路图；

(2) 试利用二进制计数器 74LS161 构成 12 进制计数器；

(3) 试用 74LS160 设计一可控计数器：当  $M=1$  时实现六进制计数， $M=0$  时实现八进制计数。

## 三、实验设备

数字示波器；数字万用表；数字电路试验装置。

## 四、实验要求

- (1) 分析设计要求，画出逻辑图；
- (2) 正确接线，将 74LS161 或 74LS160 所组成上述电路的 CP 端接 1Hz 的脉冲信号，观察并记录  $Q_0Q_1Q_2Q_3$  的波形及数码管显示过程；
- (3) 用电路分析软件（Multisim 或 Max+plus II）分析所设计的电路。

## 五、思考题

- (1) 叙述用异步清零端设计和用同步置数端设计有何不同？
- (2) 叙述用 74LS161 和用 74LS160 实现 12 进制计数器有何不同？

## 六、实验报告要求

实验报告应包括以下内容：

- (1) 实验目的;
- (2) 实验使用的仪器;
- (3) 实验电路的设计

分别画出用不同器件所设计的电路，写出设计过程；

- (4) 用 Multisim 或 Max+plus II 对所设计的电路进行分析，并分析仿真结果;

- (5) 实验内容

写出实验步骤及方法，记录必要的数据(实验原始数据);

- (6) 对实验结果进行讨论;
- (7) 列出元器件明细表。

# 实验七 555 时基电路的应用

## 一、实验目的

- (1) 掌握 555 时基电路的结构和工作原理，学会对此芯片的正确使用；
- (2) 学会分析和测试用 555 时基电路构成的单稳态触发器、多谐振荡器。

## 二、实验仪器及材料

- (1) 双踪示波器；
- (2) 数字万用表；
- (3) 数字实验台；
- (4) 器件：555 定时器，若干电阻和电容。

## 三、预习要求

- (1) 复习 555 时基电路的功能及参数；
- (2) 复习多谐振荡电路及单稳态触发器电路的功能；
- (3) 熟悉 555 时基电路构成的多谐振荡电路及单稳态触发器电路；
- (4) 复习单稳态触发器的脉冲宽度  $T_w$ 、多谐振荡器振荡周期  $T$ 、振荡频率  $f_o$  和占空比  $D$  的估算公式。

## 四、实验内容及实验步骤

- (1) 由 555 构成的单稳态触发器

实验电路如图 7-1 所示。其中， $R_2=100\text{K}\Omega$ ， $C=10\mu\text{F}$ 。

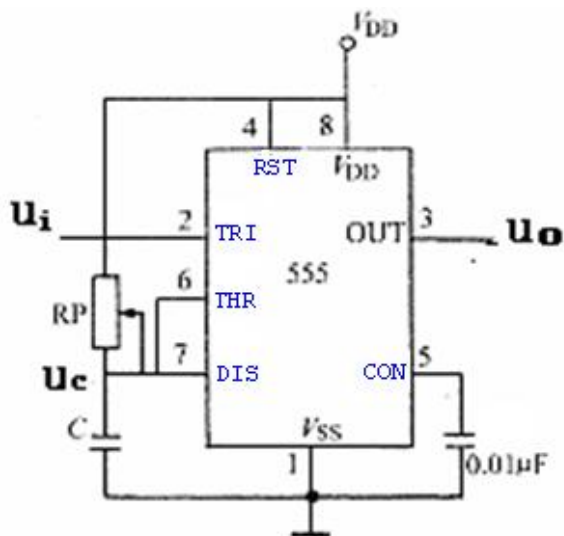


图 7-1 单稳态触发器

1) 在单稳态触发器的输入端接入频率  $f=25\text{KHz}$  的连续脉冲信号  $u_i$ ，用双踪示波器观察输出信号  $u_o$ 、 $u_c$  及  $u_i$  的波形并记录之，注意对应关系。

2) 调节电位器，改变  $R_p$  的阻值，观察输出电压  $u_o$  和电容上电压  $u_c$  的波形变化情况及对脉冲宽度  $T_w$  的影响，并做好记录。

(2) 由 555 构成的多谐振荡器

实验电路如图 7-2 所示。其中， $R_1=10\text{K}\Omega$ ， $R_2=100\text{K}\Omega$ ， $C=10\mu\text{F}$ 。

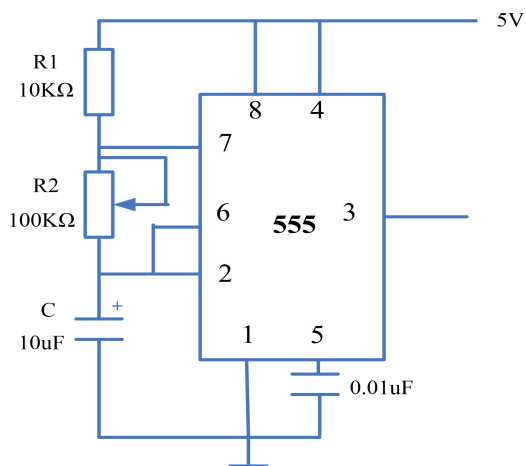


图 7-2 多谐振荡器

1) 用示波器观察输出电压  $u_o$  和电容上电压  $u_c$  的波形, 并绘出  $u_o$ 、 $u_c$  的波形;

2) 改变或更换  $R_2$ 、 $C$  的数值, 观察输出波形的变化情况, 观察  $R_2$ 、 $C$  变化对脉冲宽度  $T_w$ 、振荡周期  $T$ 、振荡频率  $f_o$  和占空比  $D$  的影响。

### (3) 扬声器发声电路

如图 7-3 所示电路是救护车扬声器发声电路。在图中给定的电路参数下, 试完成

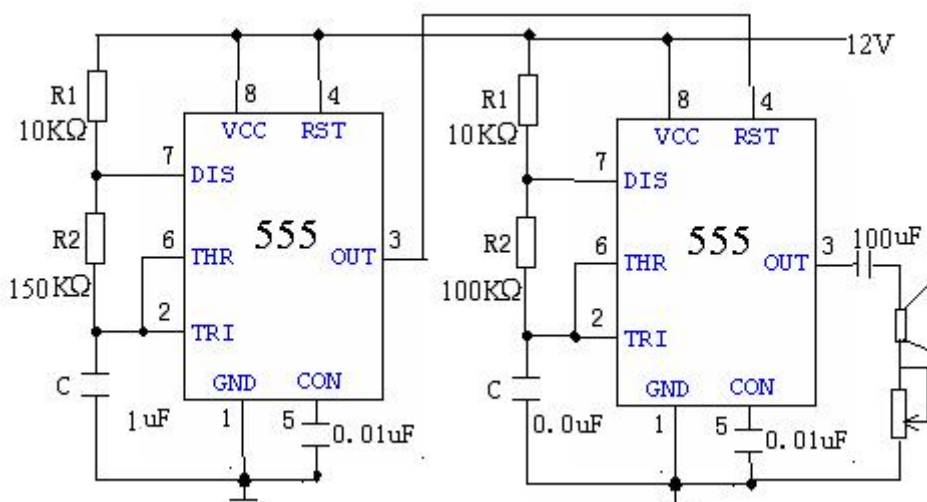


图 7-3 救护车扬声器发声模拟电路

1) 估算扬声器发声的高、低音的持续时间;

2) 试验该电路;

3) 将右侧 555 的 4 脚断开, 然后接电源正极, 5 脚断开后接左侧 555 的输出端, 重新试验电路。

## 5. 实验报告

(1) 整理所纪录的各实验有关波形, 并进行定性分析;

(2) 总结电路参数对单稳态触发器和多谐振荡器的影响。



# 实验八 数字电子秒表

## 一、实验目的

- (1) 掌握 555 时基电路的分析和测试方法；
- (2) 掌握集成计数器的功能测试及应用；
- (3) 掌握译码显示电路的分析测试方法；
- (4) 掌握多谐振荡器，计数器，译码显示等电路的综合应用；
- (5) 学习电子秒表的调试方法。

## 二、设计要求

在数字实验台上或面包板上设计完成二位数码显示的秒表，要求

- (1) 脉冲源采用 555 定时器构成的多谐振荡器；
- (2) 计数器选用集成计数器，显示选用七段数码管完成；
- (3) 应有控制数字秒表的启动和停止功能。

## 三、预习要求

(1) 复习集成 555 定时器构成的多谐振荡电路、集成计数电路、译码和显示电路等内容；

- (2) 列出电子秒表单元电路整体框图；
- (3) 设计好测试记录表格；
- (4) 拟出实验步骤。

## 四、实验设备与器件

- (1) 数字示波器；
- (2) 数字万用表；
- (3) 数字实验台；
- (4) 器件：

|         |          |     |
|---------|----------|-----|
| 74LS160 | 十进制计数器   | 2 片 |
| 74LS247 | 译码器      | 2 片 |
| 74LS00  | 二输入端四与非门 | 1 片 |

|        |         |     |
|--------|---------|-----|
| 74LS08 | 二输入端四与门 | 1 片 |
| 555    | 定时器     | 1 片 |

电阻、电容等

### 五、实验原理

数字电子秒表设计由启动停止电路、多谐振荡电路、计数电路、译码显示电路等组成，如图 8-1 所示。

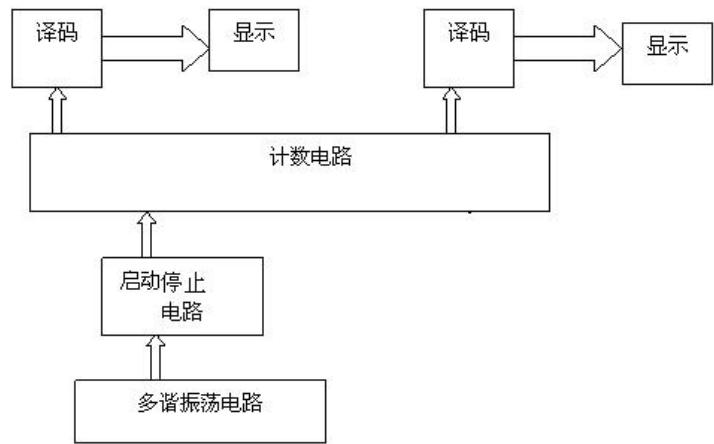


图 8-1 数字电子秒表原理框图

#### （1）多谐振荡电路

多谐振荡电路是数字电子秒表的核心，振荡器的稳定度和频率的精准度决定了计时器的准确度，所以通常选用石英晶体来构成振荡器电路。一般来说，振荡器的频率越高，计时的精度就越高，但耗电量将增大。故在设计电路时，一定要根据需要，设计出最佳电路。

如果精度要求不高，也可采用集成 555 定时器与 RC 组成多谐振荡器。

#### （2）启动停止电路

启动停止电路主要控制数字秒表的启动和停止，当把开关 S 接+5V 电源，数字秒表开始计数，当把开关 S 接地，数字秒表停止计数。

#### （3）计数器

计数器可采用的集成电路很多，如 74LS160，74LS161；74LS290 等，可

以查手册来选择。如采用两片中规模集成电路 74LS160，可利用 74LS160 异步清零端通过反馈归零的方法来实现，也可以利用 74LS160 同步置数端用置数法来实现。方案很多，可以通过比较来选择。

#### （4）译码和显示电路

译码是将给定的代码进行翻译。计数器采用的码制不同，译码电路也不同。用七段发光二极管来显示译码器输出的数字，显示器有两种：共阳极或共阴极显示，译码和显示电路是将“秒”计数器中每块集成电路的输出状态（8421 代码）翻译成七段数码管能显示十进制数所要求的电信号，然后经数码管，把相应的数字显示出来。译码器可采取 74LS248（可驱动共阴极数码管）；74LS247（可驱动共阳极数码管），74LS247 的输入端和计数器对应的输出端相连，74LS247 的输出端和七段显示器的对应段相连。

数字电子秒表原理电路如图 8-2 所示。

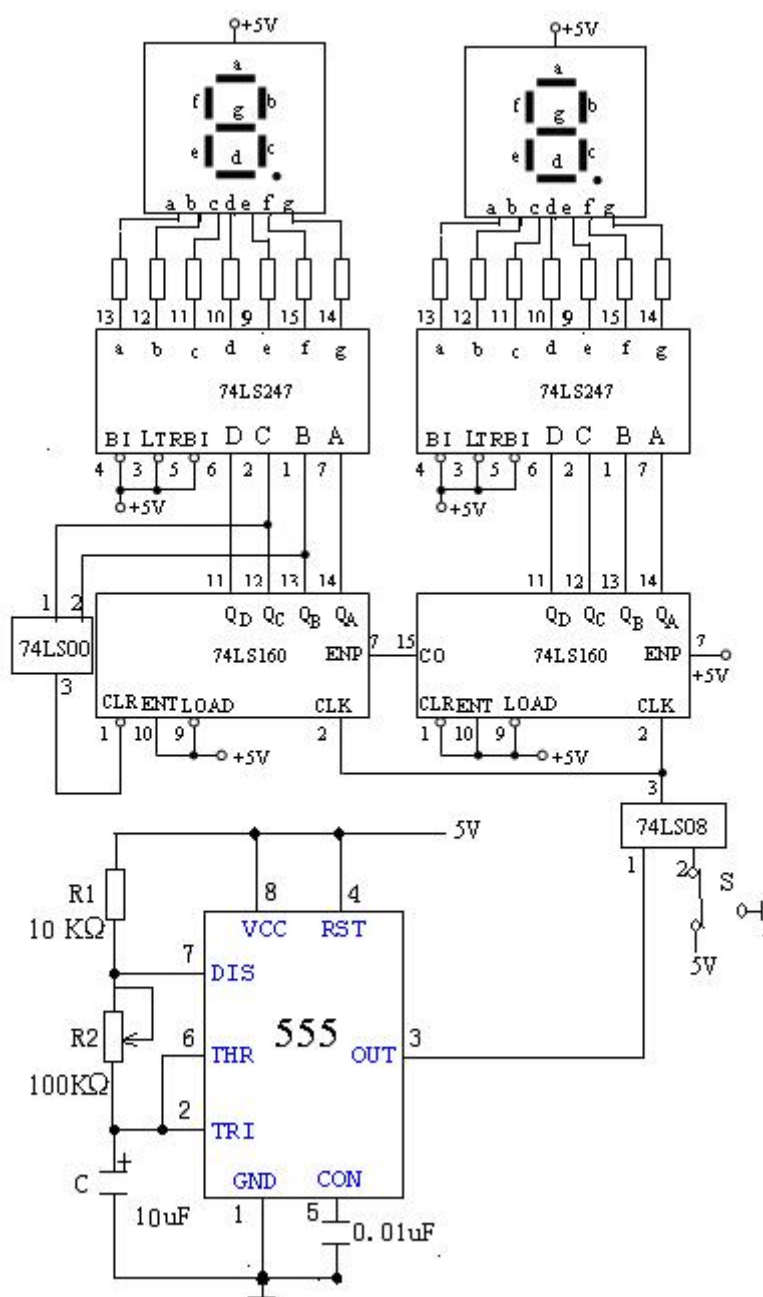


图 8-2 数字电子秒表原理电路

## 六、实验内容及实验步骤

### (1) 软件仿真

用 EDA 软件仿真整机电路如图 3.1.21 所示，并打印仿真结果。

(2) 译码器测试

电路如图 8-3 所示,当译码器 74LS247 的 DCBA 分别是 0101, 1001, 0011 等，显示器显示数据填入表 8-1，74LS247 管脚图如图 8-4 所示，

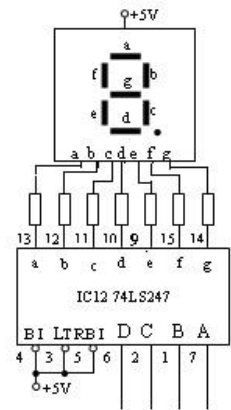


图 8-3 译码器测试

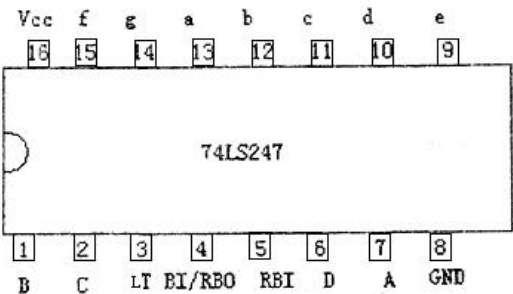


图 8-4 74LS247 管脚图

表 8-1 译码器功能测试表

| CT  | RBI | BI/RBO | D C B A | a b c d e f g | 显示 |
|-----|-----|--------|---------|---------------|----|
| 0   | X   | 1      | x x x x |               |    |
| x   | x   | 0      | x x x x |               |    |
| 1   | 1   | 1      | 0 0 0 0 |               |    |
| ... | ... | ...    | ...     |               |    |
| 1   | 1   | 1      | 1 0 0 1 |               |    |
| ... | ... | ...    | ...     |               |    |
| 1   | 1   | 1      | 1 1 1 1 |               |    |

### (3) 十进制加法计数器测试

连上十进制加法计数器 74LS160，电路如图 8-5 所示，给 2 管脚单脉冲，看数码管显示结果，并记录显示结果

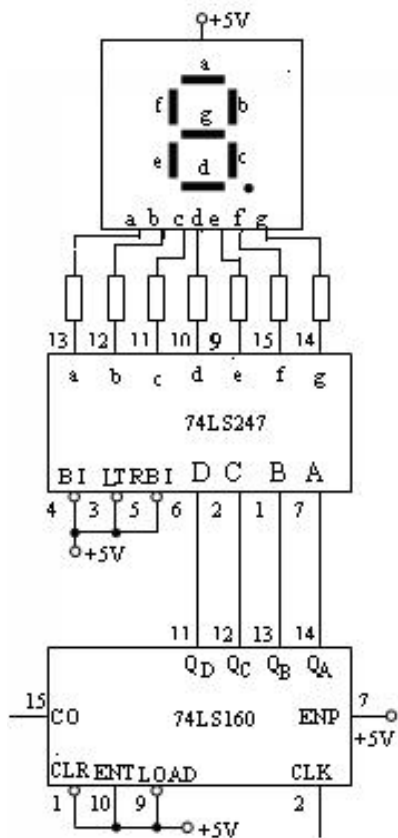


图 8-5 十进制加法计数器

表 8-2 十进制加法计数器功能测试

| CP  | $Q_D$ | $Q_C$ | $Q_B$ | $Q_A$ | 显示 |
|-----|-------|-------|-------|-------|----|
|     | 0     | 0     | 0     | 0     | 0  |
| 1   |       |       |       |       |    |
| 2   |       |       |       |       |    |
| ... |       |       |       |       |    |
| 9   |       |       |       |       |    |

#### (4) 用集成计数器构成 N 进制计数器

用 74LS160 和 74LS00 组成 6 进制加法计数器，设计并画出电路。给 2 管脚单脉冲，看数码管显示结果，并记录显示结果。六进制加法计数器参考电路如图 8-6 所示。

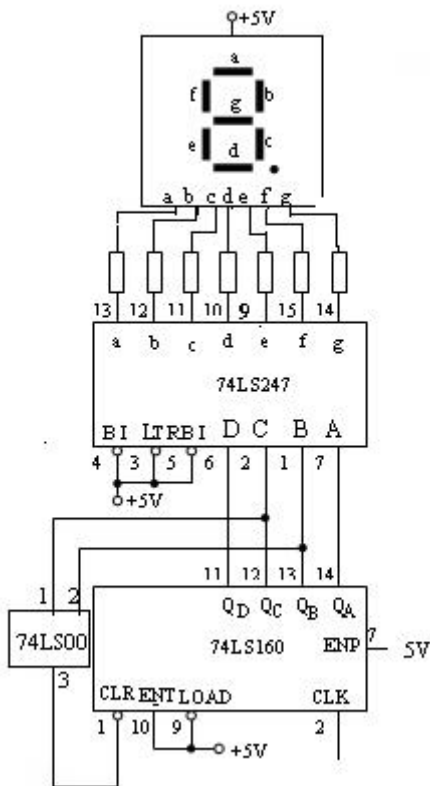


图 8-6 六进制加法计数器

表 8-3 六进制加法计数器功能测试

| CP | $Q_D$ | $Q_C$ | $Q_B$ | $Q_A$ | 显示 |
|----|-------|-------|-------|-------|----|
|    | 0     | 0     | 0     | 0     | 0  |
| 1  | 0     | 0     | 0     | 1     | 1  |
| 2  | 0     | 0     | 1     | 0     | 2  |
| 3  |       |       |       |       |    |
| 4  |       |       |       |       |    |
| 5  |       |       |       |       |    |

|   |  |  |  |  |  |
|---|--|--|--|--|--|
| 6 |  |  |  |  |  |
|---|--|--|--|--|--|

(5) 用 555 定时器组成多谐振荡器，画出实验电路，参考电路如图 8-7 所示，理论计算输出频率为 1HZ 时，用万用表量 R2 的电阻为多少？，用示波器观察输出的波形，记录 3 管脚输出的波形为（ ）。(A.正弦波；B 方波；C 三角波)

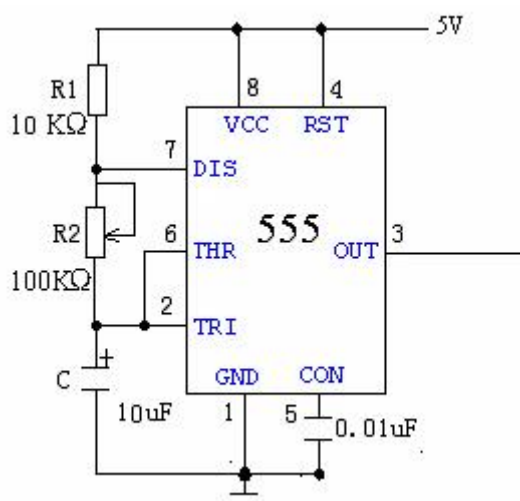


图 8-7 多谐振荡器

(6) 连接两位的电子秒表整机电路，写出调试步骤及实验过程遇到的困难及解决方法。

## 7. 实验报告要求

实验报告应包括以下内容：

- (1) 实验目的；
- (2) 实验使用的仪器；
- (3) 实验电路的设计

画出所设计的电路，写出设计过程及参数计算；

- (4) 用 Multisim 或 Max+plus II 对电路进行仿真，并分析仿真结果；



(5) 实验内容

写出实验步骤及方法，记录必要的数据(实验原始数据)；

(6) 进行数据分析，画出相应的曲线

对实验结果进行讨论，写出结论性的内容；

(7) 列出元器件明细表；

(8) 简谈有何收获和体会。

## 附录：

### 一、门电路逻辑功能与测试

门电路逻辑功能与测试.mp4



### 二、译码器与数据选择器

译码器与数据选择器.mp4

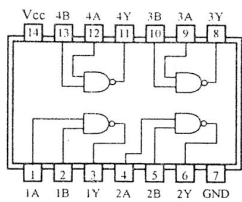


### 二、数字电子秒表

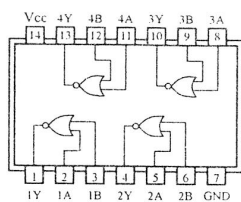
秒表.mp4



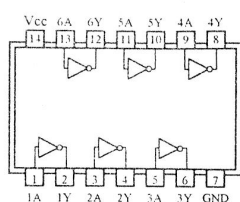
## 常用数字集成电路引脚图



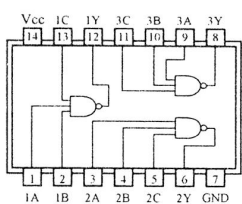
74LS00



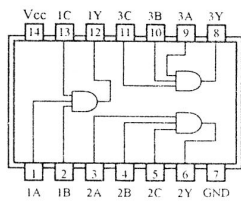
74LS02



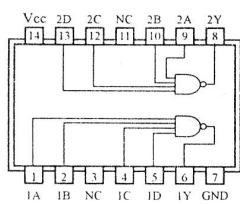
74LS04



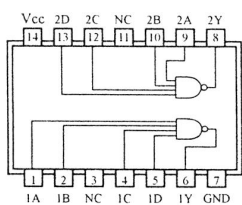
74LS10



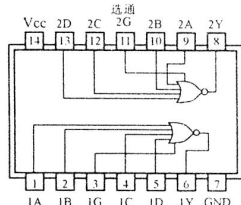
74LS11



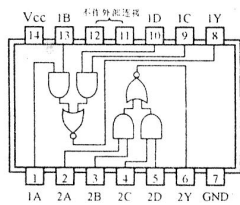
74LS20



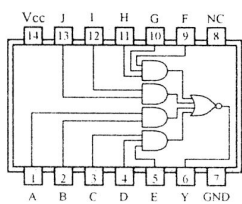
74LS22



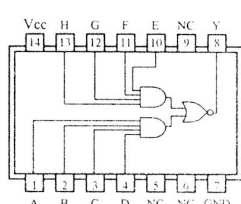
74LS25



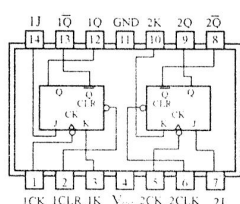
74LS51



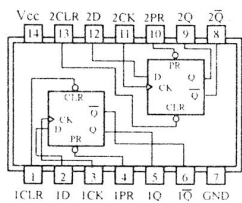
74LS54



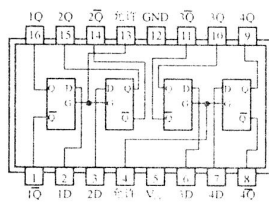
74LS55



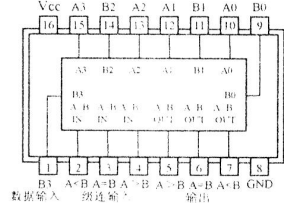
74LS73



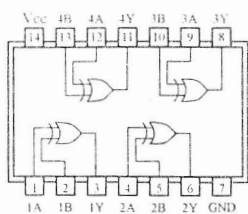
74LS74



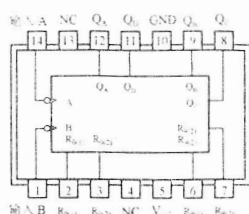
74LS75



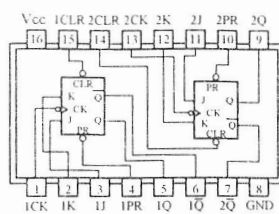
74LS85



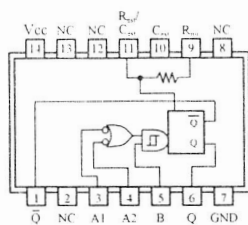
74LS86



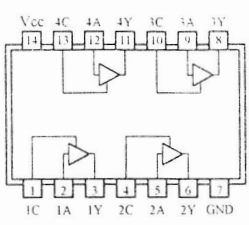
74LS90



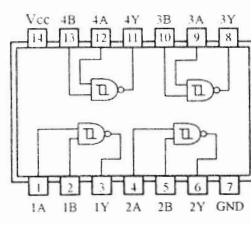
74LS112



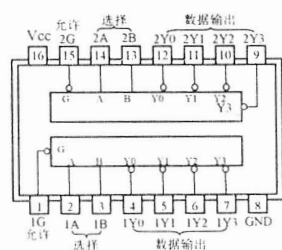
74LS121



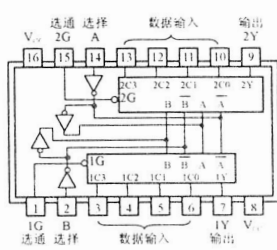
74LS126



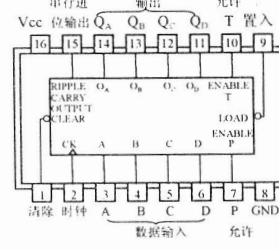
74LS132



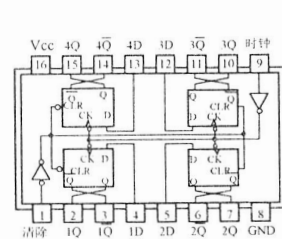
74LS139



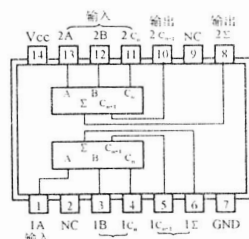
74LS153



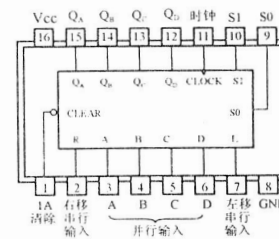
74LS160 74LS161



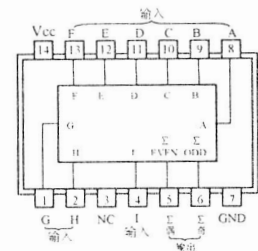
74LS175



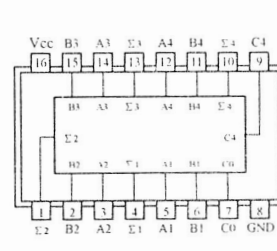
74LS183



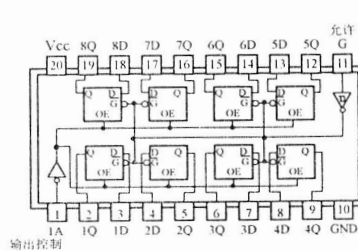
74LS194



74LS280



74LS283



74LS373